



FT60/62F21X

Application Note

[Rev 0.2]

1. 文档更改历史

版本	日期	作者	内容
0.1	2019-12-06	chunping.shang	初版
0.2	2021-2-18	chunping.shang	增加 2.2 小节

2. 详细说明

2.1 特殊配置下，P1D 输出恒为 0

- 适用芯片型号：
A, B, C。
- 问题描述：
当 P1DDTL[6:0]=0, P1CDTH[7:0]=0 以及 P1CDTL[7]=0 时, 不管 P1DDTH[7:0] 和 P1DDTL[7] 如何配置, P1D 输出恒为 0。

例如, P1DDTx 设置为 640 (16 进制为 0x280), 如果 P1CDTx 恰好是全 0, 则有 {P1CDTH[7:0], P1CDTL[7], P1DDTL[6:0]}=0x0000, 这时 P1D 将无 PWM 输出。

- 解决方法：
要配置 P1D 占空比不为 0 的输出, 则不能将 P1DDTL[6:0]、P1CDTH[7:0] 及 P1CDTL[7] 同时配置为 0, 否则 P1D 将输出 0。

2.2 特殊配置下，P1D 无法输出恒 0

- 适用芯片型号：
A, B, C。
- 问题描述：
当 P1DDTH:L=0x0000, 而 P1CDTL[7] 和 P1CDTH[7:0] 中有 1 位或多位配置为 1 ({P1CDTH[7:0], P1CDTL[7]} ≠ 0x00) 时, P1D 无法输出恒 0。

例如, P1DDTH:L 设置为 0 (16 进制为 0x0000), 如果 P1CDTL[7] 配置为 1, 则有 {P1CDTH[7:0], P1CDTL[7]} ≠ 0x00, 这时 P1D 无法输出恒 0。

- 解决方法：
如果要 P1D 输出恒 0, 关闭对应的 PWM 输出使能 (P1DOE=0), 使用 GPIO 输出。